UNIVERSIDAD SAN FRANCISCO DE QUITO USFQ

Colegio de Ciencias e Ingenierías

Design of a PMIC for E-Scooter's Fast Charging Station Based on E-mode p-GaN HEMTs

Andy Mauricio Silva Feijóo

Ingeniería en Electrónica y Automatización

Trabajo de fin de carrera presentado como requisito para la obtención del título de Ingeniero en Electrónica

Quito, 20 de diciembre de 2024

UNIVERSIDAD SAN FRANCISCO DE QUITO USFQ

Colegio de Ciencias e Ingenierías

HOJA DE CALIFICACIÓN DE TRABAJO DE FIN DE CARRERA

Design of a PMIC for E-Scooter's Fast Charging Station Based on E-mode p-GaN HEMTs

Andy Mauricio Silva Feijóo

Nombre del profesor, Título académico

Luis Miguel Prócel Moya, PhD

Quito, 20 de diciembre de 2024

© DERECHOS DE AUTOR

Por medio del presente documento certifico que he leído todas las Políticas y Manuales de la Universidad San Francisco de Quito USFQ, incluyendo la Política de Propiedad Intelectual USFQ, y estoy de acuerdo con su contenido, por lo que los derechos de propiedad intelectual del presente trabajo quedan sujetos a lo dispuesto en esas Políticas.

Asimismo, autorizo a la USFQ para que realice la digitalización y publicación de este trabajo en el repositorio virtual, de conformidad a lo dispuesto en la Ley Orgánica de Educación Superior del Ecuador.

Nombres y apellidos:	Andy Mauricio Silva Feijóo
Código:	00211962
Cédula de identidad:	1719228684
Lugar y fecha:	Quito, diciembre de 2024

ACLARACIÓN PARA PUBLICACIÓN

Nota: El presente trabajo, en su totalidad o cualquiera de sus partes, no debe ser considerado como una publicación, incluso a pesar de estar disponible sin restricciones a través de un repositorio institucional. Esta declaración se alinea con las prácticas y recomendaciones presentadas por el Committee on Publication Ethics COPE descritas por Barbour et al. (2017) Discussion document on best practice for issues around theses publishing, disponible en http://bit.ly/COPETheses.

UNPUBLISHED DOCUMENT

Note: The following capstone project is available through Universidad San Francisco de Quito USFQ institutional repository. Nonetheless, this project – in whole or in part – should not be considered a publication. This statement follows the recommendations presented by the Committee on Publication Ethics COPE described by Barbour et al. (2017) Discussion document on best practice for issues around theses publishing available on http://bit.ly/COPETheses.

RESUMEN

Este proyecto presenta el diseño de una estación de carga rápida basado en tecnología de Emode (Enhacement Mode) p-GaN HEMT (High Electron Mobility Transistor). El diseño de este proyecto se realizó en su totalidad con un PDK (Process Designing Kit) de GaN con voltaje de operación de hasta 650V/10A. Gracias a las ventajas intrínsecas del nitruro de galio, como su rápida conmutación en comparación con el Carburo de Silicio (SiC), el GaN es apto para aplicaciones de medio voltaje. En este trabajo se diseñaron los módulos integrados monoliticamente de una estación de carga rápida: Gate Driver, generador PWM y sensores de corriente y voltaje. Sin embargo, la falta de modelos en el PDK utilizado fue un limitante para el diseño del rectificador y del convertidor DC/DC, teniendo que utilizar módulos externos para su funcionamiento. Aún así, el circuito propuesto nos permitió diseñar un sistema de control de energía en una estación de carga vehicular eléctrico con un uso de área de 5.1738mm², logrando un diseño compacto que permita su fabricación a futuro. En este proyecto se presentan los diseños y las simulaciones a nivel transistor y postlayout que demuestran su correcto funcionamiento del circuito integrado propuesto para

aplicaciones de carga vehicular.

Palabras clave: Nitruro de galio (GaN), p-GaN HEMT, estación de carga rápida, scooters eléctricos, rectificadores de onda, sensor de corriente, sensor de voltaje, gate-driver, circuitos integrados

ABSTRACT

This project presents the design of a fast charging station based on E-mode (Enhancement Mode) p-GaN HEMT (High Electron Mobility Transistor) technology. The design of this project was carried out entirely with a GaN PDK (Process Designing Kit) with an operating voltage of up to 650V/10A. Thanks to its fast switching and operating power, compared to Silicon Carbide (SiC) devices, it was possible to build modules for a fast charging station: Gate Drivers, PWM generator and current and voltage sensors. The lack of models in the PDK used was a limitation for the design of the rectifier and the DC/DC converter, having to use external modules for its operation. Even so, the proposed circuit allowed us to design a compact power control system in an electric vehicle charging station with an area use of 5.1738mm2, achieving a compact design that allows its manufacturing in the future. In this project, the designs presented will be observed with simulations that demonstrate their correct operation and optimization for vehicle charging applications.

Keywords: Gallium nitride (GaN), p-GaN HEMT, fast charging station, electric scooters, wave rectifiers, current sensor, voltage sensor, gate-driver, integrated circuits

Tabla de Contenidos

1.	Introducción11
2.	Desarrollo del Tema16
	2.1. Propuestas de Diseño16
	2.1.1. Gate Driver
	2.1.2. Generador PWM (Pulse Width Modulation)21
	2.1.3. Sensor de Voltaje y Corriente
	2.1.4. Rectificador AC/DC
	2.1.5. Convertidor DC/DC
	2.2. Resultados
	2.2.1. Gate Driver
	2.2.2. Generador PWM
	2.2.3. Sensor de Voltaje y Corriente
	2.2.4. Rectificador AC/DC
	2.2.5. Convertidor DC/DC
	2.3.Diseño Final PMIC
3.	Conclusiones
4.	Referencias

ÍNDICE DE TABLAS

Tabla 1. Parámetros de diseño del Gate Driver	19
Tabla 2. Parámetros de Diseño del Generador PWM	21
Tabla 3. Parámetros de Diseño del Sensor de Corriente	25
Tabla 4. Parámetros Asumidos de Diseño Convertidor Buck-Boost	27
Tabla 5. Parámetros Calculados de Diseño Convertidor Buck-Boost	29
Tabla 6. Mediciones Dinámicas del Gate Driver	30
Tabla 7. Área Superficial en el Diseño del PMIC	

ÍNDICE DE FIGURAS

Figura 1. Curvas Características LV – HEMT
Figura 2. Curvas Características HV – HEMT13
Figura 3. Lógica Complementaria14
Figura 4. Diagrama de Alto Nivel de una Estación de Carga Vehicular Eléctrico15
Figura 5. Capacitances in a MOSFET – (Toshiba, 2018)17
Figura 6. Carga del Gate – (Toshiba, 2018)17
Figura 7. Capacitancias Intrínsecas de HV-HEMT18
Figura 8. Resistencia de Encendido RDON de un HV-HEMT
Figura 9. Diseño Esquemático del Gate Driver20
Figura 10. Diseño Layout del Gate Driver20
Figura 11. Diseño Generador PWM22-23
Figura 12. Diseño en Layout Generador PWM23
Figura 13. Diseño Sensor de Voltaje25
Figura 14. Diseño Sensor de Corriente
Figura 15. Diseño Inicial Rectificador de Onda Completa usando HV-HEMTs27
Figura 16. Diseño Final Rectificador de Onda Completa27
Figura 17. Buck-Boost Converter – (Hart, 2011)
Figura 18. Rendimiento Dinámico del Gate Driver: Esquemático vs. Postlayout31
Figura 19. Efecto de la Temperatura en el Gate Driver

Figura 20. Principio del Funcionamiento de un Generador PWM	
Figura 21. Generador PWM con Barrido de Voltajes de Referencias	34
Figura 22. Operación del Sensor de Voltaje	35
Figura 23. Operación del Sensor de Corriente	
Figura 24. Curva de Transferencia del Sensor de Corriente	
Figura 25. Operación Rectificador de Onda	
Figura 26. Diseño PMIC en Layout	
Figura 27. Diseño PMIC Completo para su Funcionamiento	

1. INTRODUCCIÓN

El aumento de la urbanización se ve reflejada con un mayor número de personas en ciudades, más congestión de tráfico y contaminación de aire y auditiva. Los costos del combustible fósil también han sido aumentados significativamente en todo el mundo y las preocupaciones ambientales hoy más que nunca, resultan alarmante para la población mundial. Estas, y múltiples otras razones, son motivos por los cuales los consumidores buscan alternativas ecológicas en sus medios de transporte, como por ejemplo el uso de carros eléctricos, e-bikes (bicicletas eléctricas) y scooters eléctricos (Redwood Coast Energy Authority, 2017). Esto ha generado un incremento considerable de estaciones de carga público o comerciales en todo el mundo, en donde se espera que para el 2030, existirán alrededor de 66 millones de estaciones de carga, siendo China la región con más estaciones acumuladas en la actualidad, alrededor del 60% de todo el mundo (Wadhwani, P., Ambekar, A., & Global Market Insight, 2023). Las estaciones de carga se pueden dividir en 3 niveles, delimitadas por la fuente de voltaje necesaria, tiempo de carga aproximada, potencia entregada al vehículo y costo. En un nivel 1, se utilizan voltajes de 120VAC y se puede entregar 12-16A. En el nivel 2 se utilizan 240VAC y pueden entregar hasta 80A de carga. Finalmente, en estaciones de nivel 3 se utiliza una fuente de voltaje DC entre 200 - 500VDC que permite brindar una carga de hasta 350A (Redwood Coast Energy Authority, 2017). Estos niveles de voltaje son aproximaciones que se deben ajustar según el modelo y tipo de aplicación, en nuestro caso se adaptará a la carga de bicicletas y motonetas eléctricas.

La tecnología en base al Nitruro de Galio (GaN) resulta una herramienta relevante para aplicaciones de potencia con importantes ventajas de rendimiento sobre el Carburo de Silicio (SiC) (Li et al., 2019). El desarrollo de la tecnología en GaN ha permitido desarrollar transistores tipo HEMT (High Electron Mobility Transistor), los cuales nos brindan mayor conductividad, menor resistencia y una alta movilidad de 2DEG (Two Dimensional Electron Gas) en comparación de tecnología basado en Carburo de Silicio (SiC). Estas ventajas, permiten que diseños a base de GaN – HEMTs sean adecuados para aplicaciones de media y alta potencia que requieran una alta frecuencia y temperatura de operación (Pozo, Prócel, & Trojman, 2023). Asimismo, la integración monolítica de sistemas de potencia hecho a base de GaN permite disminuir significativamente las inductancias parásitas, reducir el área y aumentar la flexibilidad del diseño (Li et al., 2017). Sin embargo, los circuitos integrados basados en dispositivos GaN con sustrato de Silicio aún presentan desafíos. El primero es la falta de un método efectivo de aislamiento con respecto al bulto, lo que induce al efecto de back-gating para distintas topologías de diseño; la segunda es la falta de un transistor complementario GaN pFET, lo que puede generar efecto de "cuello de botella" al integrar en circuitos lógicos; Por último, la mayoría de los dispositivos GaN operan como normalmente encendidos (Depletion-mode), lo que limita las aplicaciones y diseño a un simple interruptor para convertidores de potencia (Li et al., 2019; Pozo, Prócel, & Trojman, 2023).

La tecnología de p-GaN HEMT ha podido resolver el último problema al añadir un material de tipo-P (Magnesio) sobre la barrera de AlGaN/Gan con el fin de crear una región de tipo-P sobre el sustrato GaN, de tal manera que ahora podemos trabajar con dispositivos GaN que funcionan normalmente apagados (Enhancement-mode) (Pozo, Prócel, & Trojman, 2024). Las curvas características que describen a los transistores LV-HEMT y HV-HEMT fueron obtenidas experimentalmente con el fin de comparar con la información técnica dada por el PDK. Las curvas nos permite entender como se comportan ambos transistores según la región de corte, región lineal y región de saturación. Asimismo, la curva de transferencia nos permite observar el voltaje de threshold, la transconductancia y la región subumbral. Estas curvas se pueden observar en la Fig. 1 y Fig. 2. Cabe añadir que todo el modelado matématico con el que estos distintos dispositivos se comportan, proviene del MIT Virtual

Source GaN FET Model (MVSG). Permitiendo un modelo geométrico y escalable que da la oportunidad de describir el comportamiento estático y dinámico que requieren los elementos basados en GaN (Radhakrishna, Imada, Palacios, Antoniadis, 2014).



Figura 1. Curvas Características LV – HEMT a) Curvas de Salida b) Curva de Transferencia



Figura 2. Curvas Características HV – HEMT a) Curvas de Salida b) Curva de Transferencia

Para suplir la falta de una lógica complementaria, debido a la ausencia de transistores tipo P en este PDK, se han explorado algunas configuraciones alternativas de lógica pseudocomplemenaria como: Resistor-Transistor-Logic (RTL), Push – Pull y diodo conectado (Li et al., 2019).



Figura 3. Lógica Complementaria a) Resistor-Transistor-Logic b) Lógica tipo diodo c) Lógica Pseudo-Complementario

En este trabajo, se diseñó una estación de carga vehicular enfocada en bicicletas y scooters eléctricos que permita una carga rápida, segura y eficiente utilizando tecnología Emode (Enhancement - mode) p-Gan HEMT (High Electron Mobility Transistors). La estación de carga propuesta posee 3 etapas fundamentales: un rectificador de onda completa, un convertidor DC/DC y sensores de corriente/voltaje (Leon & Hann, 2023; Mishra, 2022) (Ver Fig. 4). La idea de integrar gran parte de los módulos en un Power Management Integrated Circuit (PMIC) nos ayuda a utilizar los beneficios de una integración monolítica y disminuir área consiguiendo un rendimiento superior a los estándares comerciales. Para este caso de estudio se debe asumir la presencia de un microcontrolador que pueda recibir señales de retroalimentación y poder controlar las señales PWM. Asimismo, se diseñó un generador PWM analógico que permitirá una carga completa como método opcional en caso de no tener un controlador externo.







El diseño final cuenta con dispositivos basados puramente en tecnología GaN, no obstante, la falta de desarrollo en esta nueva tecnología también es un limitante con múltiples diseños y se debe considerar el uso de componentes eléctricos externos con valores sugeridos que aseguren un funcionamiento correspondiente. Cada uno de los módulos que constituyen al PMIC fue comprobado en múltiples simulaciones con variaciones de carga y temperatura a una frecuencia de operación de 1MHz, con el fin de poder analizar el correcto funcionamiento del dispositivo ante distintos modelos estándares de scooters eléctricos y la posibilidad de brindar un diseño con la posibilidad de fabricación.

2. DESARROLLO DEL TEMA

2.1. Propuestas de Diseño

2.1.1. Gate Driver

La tecnología basada en Nitruro de Galio (GaN) *high-electron-mobility transistors* (HEMTs) han tenido un auge en los últimos años por su relevancia en convertidores enfocado en aplicaciones de baja y alta potencia en gran parte por su fácil integración monolítica y por su capacidad de trabajar en una frecuencia superior a otros tipos de transistores basadas en otras tecnologías como el Carburo de Silicio (SiC) (Cui, Zhu, Sun, & Liu, 2024). Estas dos características resultan favorecedoras a la hora de diseñar gate drivers debido a que al integrar todo monolíticamente reduce notablemente resistencias e inductancias parasíticas y disminuye la disipación de potencia, peso, área superficial y tiempos de conmutación (Pozo, Prócel, Trojman, 2024). Su capacidad de operar a alta frecuencia añade la posibilidad de trabajar en tiempos de conmutación superiores que otros dispositivos basados en tecnología de Silicio (Si) enfocadas en aplicaciones de potencia eléctrica (Yan & Ma, 2022). Estas propiedades nos permiten tener la capacidad de diseñar un circuito gate driver efectivo.

Un gate driver busca conmutar lo más rápido posible desde un estado de baja a alta resistencia, por lo que el diseño de un gate driver parte principalmente de cargar correctamente la compuerta del transistor, considerando su resistencia de encendido R_{Don} y, mayoritariamente, sus capacitancias intrínsecas C_{gd} (Capacitancia gate-drain), C_{gs} (Capacitancia gate-source) y C_{ds} (Capacitancia drain-source) las cuales suelen ser expresadas como capacitancias de entrada, salida y transferencia inversa (Toshiba, 2018). Estas capacitancias pueden ser observadas en la Fig. 5.

> Input Capacitance $C_{iss} = C_{gd} + C_{gs}$ Output Capacitance $C_{oss} = C_{ds} + C_{gd}$ Reverse Transfer Capacitance $C_{rss} = C_{gd}$



Figura 5. Capacitances in a MOSFET – (Toshiba, 2018)

Estas capacitancias definen como se comporta la carga de la compuerta. Esto se puede observar claramente con la ayuda de la Fig. 6. La cual nos demuestra como la carga almacenada en estos capacitores intrínsecos afecta directamente la transición de encendido de tal forma que, si estas capacitancias tuvieran un valor alto, le tomaría más tiempo al transistor poder conducir corriente desde el source al drain. La capacitancia más problemática de las 3 resulta ser la capacitancia gate-drain, pues es la responsable de que exista el periodo de Miller y genere curvas parasitas conocidas como "Miller Plateu" (Toshiba, 2018).



Figura 6. Carga de la compuerta – (Toshiba, 2018)

Los valores de capacitancia fueron medidos en transistores HV-HEMT 36mm/1.5u siguiendo un modelo de conmutación de MOSFET similar al application report de Texas Instruments y al trabajo de Jimenez. (Balogh, 2017; Jimenez, Lemmon, Nelson, Deboi, 2021) que nos permitía comparar y asegurar valores capacitivos similares a la documentación del PDK utilizado. Se puede observar la Fig. 7 en donde se detalla el valor de capacitancia para un voltaje drain-source de 650V (Máximo que brinda el PDK) y una frecuencia de f = 1MHz.



Figura 7. Capacitancias Intrínsecas de HV-HEMT

Asimismo se calculo el valor de resistencia de encendido R_{DON} siguiendo el mismo modelo y considerando una temperatura de 27°C y midiendo un voltaje de gate-source de 7V (Ver Fig. 8). Se puede obtener este parámetro con los datos obtenidos con ley de Gauss y considerando el ancho del transistor utilizado (36mm) de tal forma que se obtiene su "sheet-resistance" o resistencia de hoja.



Figura 8. Resistencia de Encendido RDON de un HV-HEMT

 $R_{DS_{ON}} = \frac{V_{DS}}{I_{DS}}(W) = \frac{0.1V}{276.66mA}(36mm)$ $R_{DS_{ON}} = (0.361 \ \Omega)(36mm)$ $R_{DS_{ON}} = 13.01 \ \Omega \ \text{mm}$

Hay que considerar que esta resistencia puede variar significativamente a mayor temperatura, lo que explica como a mayor temperatura los tiempos de conmutación de un gate driver pueden aumentar y reducir el rendimiento general del dispositivo.

Una vez teniendo conocimiento de estos valores se procede a diseñar un circuito a nivel transistor del gate driver. Este diseño debe considerar la falta de un complemento tipo-p y un sistema de operación con VDD = 10V y un VPWM = 5V a una frecuencia de 1MHz. El diseño presenta 2 etapas construidas con 4 transistores y 2 resistencias 2DEG por lo que se genera un diseño compacto, como se puede observar en la Fig. 9 y 10. Los tamaños de los transistores se pueden observar en la tabla de a continuación, estos valores fueron obtenidos experimentalmente observando el mejor tiempo de respuesta y eficiencia energética.

Parameter	W [µm]	L[µm]	#Fingers
R1 – R2: 487.62 Ω	14	10	1
Q1 – Q2	500	1.3	10
Q3	750	1.3	20
Q4	500	1.3	20
HV - HEMT	36000	30	36

Tabla 1. Parámetros de diseño del Gate Driver



Figura 9. Diseño Esquemático del Gate Driver



Figura 10. Diseño Layout del Gate Driver a) Sin considerar HV-HEMT b) Considerando HV-HEMT

2.1.2. Generador PWM (Pulse Width Modulation)

Un generador PWM analógico consta de un generador de onda diente de sierra y un comparador. Su principal funcionamiento es tal que la onda generada por el diente de sierra entraría a un amplificador diferencial que compare ambas señales y nos pueda brindar una onda cuadrada como salida que se modula con respecto al voltaje de referencia que se ingresa al comparador. Es decir que el ancho del pulso es propocional a la amplitud de la señal de diente de sierra generado (Lee & Lee, 2020). Para el diseño de este módulo se utilizaron subcircuitos basadas en GaN con la particular excepción del capacitor utilizado en el generador diente de sierra, la cual tiene un valor de 100pF. El valor de capacitancia se obtuvo considerando una correcta carga y descarga del capacitor que habilite una onda de diente de sierra con gran capacidad de modulación.

El diseño del comparador fue tomado del trabajo de Kaufmann y Wicht, en donde se lo diseña como pieza fundamental en un circuito de control operacional Buck. Este comparador requiere de 3 etapas para su funcionamiento. Una entrada diferencial, un "cross-coupled latch" que permiten estabilizar la salida para la última etapa (2020). Es importante detallar que ambos módulos tienen distintos voltajes de polarización por cuestiones de eficiencia energética y debido a que el diseño del comparador estaba hecho teniendo en cuenta un VDD de 7V, la cual varía con respecto a los 10V de VDD general para todos los demás elementos, como se puede observar en la Fig.11. Los dispositivos utilizados cuentan con valores de diseño según se demuestra en la tabla 2.

Parameter	W [µm]	L[µm]	#Fingers
R1: 4.945K Ω	5	37	1
R2-R3-R4: 3.924k Ω	5	30	1
R5-R6: 26.265K Ω	5	200	1
01	6	1.3	1
02-05	5	1.3	1
03-04	30	1.3	1
06-07	20	1.3	1
08-09-010-011-012	10	1.3	1

Tabla 2. Parámetros de Diseño del Generador PWM



a)





Figura 11. Diseño Generador PWM a) Overview b) Esquemático Generador Diente de Sierra c) Esquemático Comparador

Se realizó la implementación del generador PWM en Layout y se diseñaron dos terminales de 200μ m por 200μ m para poder incluir el capacitor externo con "wire bonding".



Figura 12. Diseño en Layout Generador PWM

2.1.3. Sensor de Voltaje y Corriente

Los sistemas de retroalimentación y sensado de una estación de carga son muy importantes a la hora de su diseño, pues definen el comportamiento de los convertidores al modular los gate drivers basados en estas señales. Lo ideal es un sistema que obtenga datos del estado de carga de la batería y controlar activamente el flujo de corriente que llega a la batería (Leon & Hann, 2022). En nuestro caso, el diseño presentado busca obtener mediciones de corriente y voltaje como seguridad al sistema. Las señales que envían los sensores tienen un enfoque más lógico pues solo da un estado alto o bajo que llegará al microcontrolador externo. Estas señales indican al controlador como se debería comportar la carga vehicular en el caso de que exista un controlador externo. En caso de que no haya la posibilidad de incluir un tipo de control digital externo, se utilizará el generador PWM analógico diseñado pero que no cuenta con un sistema de retroalimentación.

El sensor de voltaje cuenta de dos módulos principales, un divisor de voltaje y un comparador. En este caso, el comparador es el mismo que se utilizó para el generador PWM, por lo que se puede observar su diseño en la Fig. 11 c). El divisor de voltaje presenta dos resistencias que serán incluidos en el circuito de forma externa al PMIC diseñado, esto debido a que si se varía estos valores se pueden adaptar el sistema a distintos niveles de voltaje de carga. En nuestro caso, los valores de resistencia se han escogido considerando un nivel de carga máxima de 47V, la cual es un valor aproximado a los estándares de scooters y bicicletas eléctricas. Se debe mencionar que el comparador se encuentra limitado con un mínimo de voltaje de referencia de 3.3V, lo cual representa el voltaje de threshold de los transistores LV-HEMT cuando se encuentran en su máxima operación.

$$R_1 = 3.7 \ K\Omega$$
$$R_2 = 1 \ K\Omega$$



Figura 13. Diseño Sensor de Voltaje

El sensor de corriente en cambio se basa en solo en 1 transistor y resistencia conectados en paralelo al transistor de alto voltaje, que nos permite obtener lecturas de sobrecorriente en la carga, en nuestro caso, el convertidor DC/DC. Este método de protección nos permitirá desconectar el sistema de carga eléctrico en cuanto se detecte una sobrecorriente, es decir que, al igual que el sensor de voltaje, el sensor de tipo espejo de corriente enviará una señal a un controlador externo que anulará cualquier habilitación del funcionamiento del gate driver, protegiendo aún más el sistema. Para un correcto funcionamiento, se debe tener ambos transistores de potencia y de senseo con una misma longitud de canal y tener una relación que solo dependa de los anchos de los transistores para distribuir la corriente entre ellos. Se puede observar el diseño con su implementación layout en la Fig.14.



Figura 14. Diseño Sensor de Corriente a) Esquemático b) Layout

Los valores de diseño con los que el sensor de corriente funciona se pueden observar en la tabla 3.

Parameter	W [µm]	L[µm]	#Fingers	
Qsense	18	1.5	2	
Rsense: 2.982k Ω	22	5	1	



2.1.4. Rectificador AC/DC

El primer módulo del PMIC diseñado consta de un rectificador de onda completa. En nuestro caso, no se requiere tener un control de voltaje de salida, pues esto ya será realizado en el convertidor DC/DC. Teniendo esto en cuenta, se decide utilizar como idea inicial un rectificador de onda completa basado en GaN HEMTs conectado como un diodo, es decir, los terminales drain-gate están en cortocircuito. La falta de tener una lógica complementaria P-FET obliga a que se invierta la salida del rectificador a como es el modelo estándar de un puente H, aún así se logró obtener un diseño funcional y fabricable con transistores con una relación 36mm/1.5u. El diseño inicial se puede observar en la Fig. 15 con su respectivo layout.



Figura 15. Diseño Inicial Rectificador de Onda Completa usando HV-HEMTs a) Esquemático b) Layout Este diseño se decidió modificar posteriormente, pues el área superficial que ocuparía utilizar los transistores de tipo GaN HV-HEMTs resulta muy grande para considerarlo beneficioso en nuestro diseño final, por lo que se optaría en segunda instancia utilizar diodos de alta potencia externo en nuestro diseño, siguiendo la lógica de un puente H, como se puede observar en la Fig.16. La falta de un modelo de un diodo en el PDK no nos permite ni simular ni obtener su diseño en layout, por lo que nos limitamos a depender de un sistema externo.



Figura 16. Diseño Final Rectificador de Onda Completa

2.1.5. Convertidor DC/DC

Se hace uso de un convertidor de tipo "Buck-Boost", la cual nos permite dar una señal de voltaje DC más alta o más baja que el voltaje de entrada. Su implementación será netamente teórico debido principalmente a 2 factores. La primera requiere que se diseñe un level-shifter para que el punto de referencia de un transistor GaN HV-HEMT pueda ser flotante o en otro punto, como requiere el diseño planteado. La segunda es la limitación del PDK con los elementos requeridos para el diseño del convertidor, ya que no existen los modelos correspondientes para su implementación ni simulación. Es debido a estos factores que se plantea diseñar el sistema y que se incluyan todos los elementos de forma externa al PMIC diseñado. Todos los cálculos y resultados se hicieron en base al libro de Hart (2011).



Figura 17. Buck-Boost Converter – (Hart, 2011)

Se deben asumir distintos parámetros teniendo en consideración los estados de carga del vehículo eléctrico al que queremos operar, en nuestro caso un scooter eléctrico.

Parameter	Valor Asumido
Voltaje de Entrada (V _{in})	120V AC Rectificado ~ 170V DC
Rango Voltaje de Salida (V _{out})	47V - 60V
Corriente de salida máxima (I _{out})	4A - 6A
Frecuencia de Conmutación (f _{sw})	1MHz
Rizado de corriente del Inductor(ΔI _L)	20%
Rizado de voltaje de salida (ΔV_{out})	1%
Caída de voltaje de diodos (V _F)	0.7V

Tabla 4. Parámetros Asumidos de Diseño Convertidor Buck-Boost

Considerando de estos parámetros asumidos según nuestro diseño, se pueden calcular cada uno de los elementos que conforman el convertidor DC/DC. Se considerará un valor medio de voltaje y corriente de salida de 50V y 5A.

• Inductor (*L*)

El valor del inductor se puede calcular considerando los valores de voltaje de entrada, ciclo de trabajo, rizado de la corriente del inductor y la frecuencia de conmutación.

$$L = \frac{V_{in}(1-D)}{\Delta I_{\rm L} f_{sw}}$$

Se calcula el ciclo de trabajo considerando el peor caso posible (un voltaje de salida máximo con una entrada mínimo)

$$D = \frac{V_{out}}{V_{in} + V_{out}}$$
$$D = \frac{50V}{170V + 50V} \approx 0.227$$

Mientras que el rizado de la corriente del inductor se asume del 20% de la corriente de salida máxima. Se asumió un valor de rizado del 20% en la corriente del inductor para mantener un equilibrio entre el tamaño del inductor con la eficiencia del convertidor.

$$\Delta I_{\rm L} = 0.2 \cdot 5A = 1 A$$

Por lo tanto se tiene que el valor del inductor es:

$$L = \frac{170V \cdot (1 - 0.227)}{1A \cdot 1MHz} \approx 132.3\mu H$$

• Capacitor de Salida (Cout)

En el capacitor de salida se busca mantener el rizado de voltaje de salida dentro de los límites deseados, esto es muy importante a la hora de cargar un vehículo eléctrico debido principalmente al control que hay que tener sobre el sistema y evitar variaciones muy drásticas en la misma para evitar afectar al estado de la batería. Este capacitor se calcula con la siguiente expresión.

$$C_{out} = \frac{I_{out}D}{\Delta V_{out} f_{sw}}$$

Donde ΔV_{out} es el rizado permitido, la cual se asumió que sea de 1%.

$$\Delta V_{\rm out} = 0.01 \cdot 50V = 0.5V$$

Por lo tanto el valor del capacitor de salida es:

$$C_{out} = \frac{5A \cdot 0.227}{0.5 \text{V} \cdot 1MHz} \approx 2.27 \mu F$$

• Diodo Rectificador

El diodo debe ser capaz de manejar la corriente máxima de salida y soportar el voltaje inverso máximo:

Corriente promedio del diodo
$$I_{D(Avg)} = 6A$$

Voltaje inverso máximo $V_R = 2 \cdot 170V = 340V$

Considerando todos los cálculos y valores presentados, se tendrían una lista de dispositivos

que serán conectados externamente al PMIC. Estos valores se pueden observar en la tabla 4.

Dispositivos	Valor Asumido	
Inductor	132.3µН	
Capacitor de Salida	2.27µF	
Diodo Rectificador	Soportar 6.6A y Reverse Bias Breakdown 230V	
Tabla 5. Parámetros Calculados de Diseño Convertidor Buck-Boost		

2.2. Resultados

Se presentarán los resultados que certifiquen el correcto funcionamiento de cada módulo a nivel de transistor y post-layout (Si es posible). De tal forma que se podrá estudiar el desarrollo y optimización del sistema de carga vehicular.

2.2.1. Gate Driver

Se realizaron simulaciones dinámicas en donde se puede observar el funcionamiento y efecto de elementos parásitos del diseño presentado (Ver Fig. 18). Es importante realzar los datos de tiempo de conmutación que se pueden obtener de estas pruebas ya que estos valores serán importante pues definirá el tiempo de operación del conversor DC/DC (Ver tabla 6). Para estas pruebas se consideró un voltaje de PWM (V_{PWM}) de 5V, un voltaje de polarización de los LV-HEMTs de 10V y un voltaje drain-source de 200V para el HV-HEMT (V_{DS}).



Figura 18. Rendimiento Dinámico del Gate Driver: Esquemático vs. Postlayout

Parámetros	ámetros Gate Driver Output (V _{GS})		Drain-Source Voltage HV-HEMT (V _{DS})		Drain-Source Current HV-HEMT (I _{DS})	
Tipo de simulación	Schematic	Postlayout	Schematic	Postlayout	Schematic	Postlayout
Tiempo de subida (ns)	10.7	25.56	3.88	7.205	4.04	12
Tiempo de bajda (ns)	3.88	15.06	4.04	12	5.85	7.205
Retardo de Propagación (ns)	0.013	0.0315	0.013	0.0315	0.013	0.0315
Output High	7.87V	8.20V	199.99V	199.99V	4.9495A	4.92A
Output Low	500µV	287 μV	2.018V	3.03V	2.44µA	10.4 µA

Tabla 6. Mediciones Dinámicas del Gate Driver

Notamos el efecto de capacitancias e inductancias parásitas en nuestro diseño al aumentar todos los tiempos de operación del gate driver. Era de esperarse estos resultados, pero lo importante es que la variación entre los datos no exceda tanto de su valor inicial, asegurándonos de tener un sistema funcional en su comportamiento dinámico. El efecto de temperatura en el diseño del gate driver también es importante, pues nuestro sistema al soportar valores de corriente y voltaje muy altos, se sobrecalentará y los dispositivos con los que se ha construido. Hay que entender los efectos negativos que estos podrían ocasionar observando las Fig. 19. En donde se estudia el efecto de la temperatura en su rendimiento dinámico, eficiencia energética, potencia y tiempos de propagación, subida y bajada.



c)

Figura 19. Efecto de la Temperatura en el Gate Driver a) Rendimiento Dinámico b) Potencia y Retardo de

Tiempo c) Eficiencia

Considerando el rendimiento dinámico, es clara el efecto de la temperatura en el gate driver, pues existe mayor tiempo de subida y los valores de voltaje de salida se disminuyeron a más temperatura, esto es de esperarse pues con más temperatura existe más resistencia y por lo tanto, mayor caída de voltaje y tiempo de retardo. Esto se puede corrobar con la Fig. 19 b). En donde la potencia de salida se reduce y los tiempos de retardo aumentan con una lógica lineal en función de la temperatura. Asimismo la Fig. 19 c) nos permite analizar el porcentaje de eficiencia del gate driver en función de la temperatura y del ciclo de trabajo, la cual tiene una eficiencia aproximada del ~97% a temperatura ambiente. Notamos una ventaja clara de nuestro diseño, y es que su eficiencia no varía mucho con respecto al ciclo de trabajo con el que se trabaja, lo que nos permite tener un control mayor con la potencia entregada al vehículo, algo muy importante cuando se trabajan con baterías.

2.2.2. Generador PWM

Para el generador PWM se hicieron pruebas del generador de diente de sierra con el comparador a distintos voltajes de referencia. Esto debido a que la modulación del ancho del pulso estará regulada por este valor referencial. Se puede observar el principio de funcionamiento de un generador PWM en la Fig. 20. En donde la señal diente de sierra debe cruzar el voltaje de referencia para habilitar un pulso positivo y cuando este se encuentre por debajo de la referencia, el pulso baja a 0V. Hay que considerar que como el diseño es analógico, también hay que esperar cierto tiempo para que el generador opere correctamente, esto debido al capacitor externo por el cual el generador diente de sierra depende.



Figura 20. Principio del Funcionamiento de un Generador PWM

Se realizaron más pruebas modificando el voltaje de referencia para denotar los límites de la modulación permitida. Con un voltaje de referencia mínimo de 3V (Por el voltaje de threshold de los LV-HEMT) y un voltaje de referencia máximo de 6.4V. La variación del ancho de pulso se puede observar más detalladamente en la Fig. 21. En donde cada color de voltaje de referencia está relacionado con el voltaje de salida del PWM del mismo color.





2.2.3. Sensor de Voltaje y Corriente

El sensor de voltaje pretende tener un control de lectura de la batería del vehículo, de tal forma que cuando detecte una carga completa pueda enviar una señal al microcontrolador

que permita parar la carga vehicular con el fin de evitar hacer daño al estado de la batería. Esto es importante si se desea mantener una vida útil mayor para el almacenamiento de energía vehicular. Para esto se realiza un barrido de voltaje que asemeje a la batería, en nuestro caso de 47V, y busque activar una señal en cuanto el sensor (divisor de voltaje) cruce el nivel de referencia del comparador que estará adecuada para leer el máximo valor de carga. (Ver Fig. 22)



Figura 22. Operación del Sensor de Voltaje

La precisión de nuestro sensor resulta positivo en cuestión de rendimiento, pero tiene un margen de error de aproximadamente 5%. Esto se ve reflejado en aproximadamente 2V de diferencia en que se activa la señal del comparador antes de que el voltaje de senseo cruce el voltaje de referencia. Esto se puede deber a el uso de una topología simple y falta de robustez que un divisor de voltaje puede ofrecer para sensear la batería. Aún así, una diferencia de 2V no resulta tan preoucpante y de hecho ofrece protección extra al sistema al no permitir que llegue al máximo de carga, sino al 95%.

Para el sensor de corriente se plantea una solución similar de enviar señales lógicas al microcontrolador externo pero con el fin de tener una protección en contra de los picos y sobrecorrientes que pueda sufrir el sistema de carga a la hora de conmutar los gate drivers. Este sistema de protección es muy importante para proteger al sistema vehicular y la vida útil de la batería. Para comprobar su funcionamiento se realizó un barrido de la carga para así modificar el flujo de corriente que entra al sensor y al transistor HV-HEMT. De esa forma se puede obtener su forma de operar y la curva de transferencia que demuestra la relación entre la corriente de entrada con el voltaje que sensa el sistema. Lo ideal sería tener un sistema de senseo lo más lineal posible, pero en nuestro caso, como podemos ver la Fig. 24. Este tiene un comportamiento más exponencial, que no afectaría mucho al sistema porque deseamos solo tener el valor de medición en que habría una sobrecorriente que pueda afectar al sistema, la cual seria un valor de aproximadamente 6A, lo que nos da un voltaje de senseo de 2.5V aproximadamente.



Figura 23. Operación del Sensor de Corriente



Figura 24. Curva de Transferencia del Sensor de Corriente

2.2.4. Rectificador AC/DC

Se obtuvieron resultados para el diseño inicial propuesto, en donde se utilizó transistor HV-HEMT conectados como diodos. Esta propuesta presenta un correcto funcionamiento considerando que la caída de voltaje de cada transistor depende solamente del voltaje de threshold de cada uno de los HV-HEMT, eso significa una caída de voltaje de 6.6V por los 2 transistores que se activan en serie, considerando un voltaje de threshold de 3.3V. Se puede observar su funcionamiento en la Fig. 25. En donde se decidió añadir un capacitor externo para observar la rectificación que se encuentra gravemente afectado por la caída de voltaje.



Figura 25. Operación Rectificador de Onda a) Rendimiento del Rectificador b) Rectificador con Capacitor Externo

Si bien se tiene un rectificador funcional, tiene un punto negativo lo cual es la área superficial. Resulta contradictorio tratar de diseñar un sistema compacto cuando cada transistor HV-HEMT tienen dimensiones de 10mm/1.5u, lo que da un área superficial en layout de $2500\mu m x 2400\mu m$ que nos da como resultado aproximado de $6 \mu m^2$. Por esta razón se decide mejor utilizar un rectificador externo que sea utilizado como puente H. Se tiene en mente diodos que puedan manejar altos voltajes que permitan soportar al menos el doble del pico de la señal de entrada, una corriente de carga considerable y una caída de

voltaje más baja. Por lo que se puede considerar algún diodo Schottky de alta tensión como la STPSC2H12D o un diodo de Silicio de alto voltaje como el 1N5408. Estos estarían implementados como la Fig. 16.

2.2.5. Convertidor DC/DC

Nuestro convertidor tiene que ser externo al PMIC diseñado, por la falta de dispositivos con los que se podrían modelar, sin embargo, se calcularon los parámetros y los valores respectivos de cada elemento que lo conforman. Para esto se utilizarán los valores de diseño dadas en la tabla 5. Se considerará una carga de 10Ω considerando un sistema con voltaje nominal de 50V y 5A de corriente.

2.3. Diseño Final PMIC

Una vez presentado todos los diseños y resultados de los módulos del cual consiste una estación de carga eléctrica, se procede a unificarlos en un solo sistema, lo cual sería el resultado físico final del diseño del PMIC. Comparando con Fig. 4, se puede estudiar la ubicación de cada uno de los módulos además de denotar los terminales y dispositivos externos, los cuales son necesarios para el correcto funcionamiento del sistema. (Ver Fig. 26)



Figura 26. Diseño PMIC en Layout

Como podemos notar, nuestro diseño compacto cuenta con los 4 principales módulos con los que conformaría nuestro PMIC. El generador PWM, el Gate Driver para controlar la conmutación del convertidor DC/DC externo y los sensores de voltaje y corriente. Se añadieron los terminales de conexión, cuyas dimensiones son de 200µm x 200µm para incluir elementos externos y poder conectar con métodos de "wire-bonding" en el encapsulamiento. Se utilizó un Seal Ring de 5.18mm x 2.5mm. Los detalles en área superficial y terminales usados por cada módulo del diseño se encuentran especificadas en la tabla 7.

Módulo	Alto (mm)	Ancho (mm)	Área (mm²)	# Terminales Externas		
Generador PWM	0.254	0.2962	0.07523	3		
Gate Driver	0.366	0.287	0.105042	1		
Sensor de Corriente	0.774	0.342	0.264108	1		
Sensor de Voltaje	0.2032	0.2796	0.056814	4		
PMIC	2.1226	2.4375	5.1738	11		
Tabla 7. Área Superficial en el Diseño del PMIC						

Se puede observar un esquema más general de como se debería utilizar el PMIC diseñado una vez este haya podido ser fabricado, para esto se utilizarán los terminales presentados previamente y cómo estos deben ser conectadas con los elementos externos para que funcione como es esperado. Ver Fig.27.



Figura 27. Diseño PMIC Completo para su Funcionamiento

3. CONCLUSIONES

A lo largo de este trabajo se ha explorado el uso de Nitruro de Galio como principal tecnología de diseño. Se ha logrado implementarlo en aplicaciones de potencia, como sensores, convertidores y gatedrivers mostrando una amplia posibilidad de diseño a pesar de sus limitaciones físicas. La falta de un complemento tipo P-FET resultó problemático a la hora de diseñar los distintos módulos, pero se demostró la posibilidad de utilizar lógica complementaria diferente, como lo son conexiones RTL o Pseodocomplementaria para superar esta barrera (Ver Fig. 3). La falta de elementos en el PDK (Package Design Kit) utilizado a lo largo del proyecto, también dio muchos inconvenientes a la hora de construir los componentes de la estación de carga, principalmente por la falta de modelos de diodos e inductores, que no nos permitieron integrar completamente una estación de carga en un circuito integrado, esto se ve reflejado con elementos externos como lo es un rectificador, un convertidor Buck-Boost y elementos pasivos como un capacitor y 2 resistencias externas, esto se puede observar a detalle en la Fig. 27.

Esta falta de modelos también resultó problemático a la hora de simular el sistema, pues al no contar con estos elementos en el PDK, no se podía simular completamente el sistema funcionando conjuntamente, es por ello que se decidió demostrar el funcionamiento y datos de cada módulo de forma individual. Aún así, con estos limitantes, se logró diseñar elementos importantes que constan en una estación de carga eléctrica, como lo son sensores de corriente, voltaje y generador PWM analógico, generando un PMIC con un área total de 5.1738mm², lo que permitió un efectivo integración del sistema, dentro de lo que era posible.

La mayoría de los módulos requieren de un sistema de control, por lo que se enfatiza el uso de un microcontrolador externo que permita polarizar los elementos diseñados, leer las señales que los sensores brindan para la retroalimentación y conocer el estado de la carga de la batería, y poder enviar señales de control y reloj para controlar una carga estable y fiable del vehículo, en nuestro caso de un scooter.

Se logró diseñar un Gate Driver veloz con una eficiencia del 97% a temperatura ambiente, y que funciona a una frecuencia de 1MHz y a 10V de polarización, que ayudarán al convertidor DC/DC a conmutar efectivamente ante distintos ciclos de trabajo.

Se logró diseñar un generador PWM analógico con señales diente de sierra y un comparador que nos permitirá controlar al gate driver previamente diseñado. Este generador puede modular su ciclo de trabajo desde un 4% a un 95%, dando la libertad de controlar la conmutación del Gate Driver más eficazmente.

Los sensores de corriente y voltaje resultan necesarios ante aplicaciones de este tipo para cuidar la vida útil de la batería y no dañar el vehículo, por lo que se logró diseñar 2 métodos de seguridad que brinde señales de retroalimentación al controlador externo que nos permita controlar la carga del sistema, ambos con un margen de error de senseo menor al 6%.

Se logró la integración de estos principales módulos en un PMIC, que a pesar de los problemas y falta de modelos para su simulación, presentan resultados favorables que aseguran un futuro positivo al uso de este tipo de tecnologías nuevas, como lo es GaN. Como trabajo próximo, se busca seguir desarrollando investigación en aplicaciones frecuentes de electrónica de potencia, que permitan el ingreso de un elemento tan beneficioso al mercado comercial y explorar sus posibilidades de diseño. Eso se realizará optimizando los diseños explorados en este proyecto a su vez que buscar métodos para contrarrestar los inconvenientes que trae trabajar con este tipo de tecnología.

- Balogh, L. (2017). Fundamentals of MOSFET and IGBT gate driver circuits application report fundamentals of MOSFET and IGBT gate driver circuits. Recuperado de www.ti.com
- Cui, P., Li, A., Zhu, Y., Li, F., Sun, R., & Liu, W. (2024). Monolithic control and drive blocks of AlGaN/GaN MIS-HEMTs for DC-DC buck converters. IEEE Transactions on Electron Devices, 71(9), 5597–5602. https://doi.org/10.1109/TED.2024.3434769
- Hart, D. W. (2011). Power Electronics. Tata McGraw-Hill.
- Jimenez, S., Lemmon, A., Nelson, B., & Deboi, B. (2021). Comprehensive characterization of MOSFET intrinsic capacitances. In Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC (pp. 1524–1530). IEEE. https://doi.org/10.1109/APEC42165.2021.9487289
- Kaufmann, M., & Wicht, B. (2020). A monolithic GaN-IC with integrated control loop for 400-V offline buck operation achieving 95.6% peak efficiency. IEEE Journal of Solid-State Circuits, 55(12), 3169–3178. https://doi.org/10.1109/JSSC.2020.3018404
- Lee, Y., Kim, D., & Kim, J. (2023). A GaN driver IC with a TDC-based dead-time controller for GaN DC-DC buck converters. Proceedings - International SoC Design Conference 2023, ISOCC 2023 (pp. 33–34). IEEE. https://doi.org/10.1109/ISOCC59558.2023.10396085
- Lee, S. T., & Lee, J. H. (2020). Neuromorphic computing using NAND flash memory architecture with pulse width modulation scheme. Frontiers in Neuroscience, 14, 571292. https://doi.org/10.3389/FNINS.2020.571292/FULL
- Leon, E., & Hann, G. (2022). Top 3 design considerations for EV charging. Texas Instruments. https://www.ti.com/lit/ta/sszt069/sszt069.pdf?ts=1726672750542

- Li, X., Amirifar, N., Geens, K., Zhao, M., Guo, W., Liang, H., You, S., Posthuma, N., De Jaeger, B., Stoffels, S., Bakeroot, B., Wellekens, D., Vanhove, B., Cosnier, T., Langer, R., Marcon, D., Groeseneken, G., & Decoutere, S. (2019). GaN-on-SOI: Monolithically Integrated All-GaN ICs for Power Conversion. IEEE. https://doi.org/10.1109/JSSC.2019.2921234
- Li, X., et al. (2017). 200 V enhancement-mode p-GaN HEMTs fabricated on 200 mm GaNon-SOI with trench isolation for monolithic integration. IEEE Electron Device Letters, 38(7), 918-921. https://doi.org/10.1109/LED.2017.2703304
- Li, X., et al. (2019). GaN-on-SOI: Monolithically integrated all-GaN ICs for power conversion. 2019 IEEE International Electron Devices Meeting (IEDM) (pp. 4.4.1-4.4.4). IEEE. https://doi.org/10.1109/IEDM19573.2019.8993572
- Mishra, S. (2021). L1 and L2 EV Charger Electric Vehicle Service Equipment Design Considerations. Texas Instruments. https://www.ti.com/lit/an/slvaei6b/slvaei6b.pdf?ts=1725243750699&ref_url=https%2 53A%252F%252Fwww.google.com%252F
- Pozo, N., Prócel, L.-M., & Trojman, L. (2023). Enhancement-mode p-GaN comparators for power applications. 2023 18th Conference on Ph.D Research in Microelectronics and Electronics (PRIME) (pp. 197-200). IEEE.

https://doi.org/10.1109/PRIME58259.2023.10161779

- Pozo, N., Prócel, L.-M., & Trojman, L. (2024). All-GaN integrated overcurrent protection circuit using only enhancement-mode p-GaN devices. 2024 37th SBC/SBMicro/IEEE Symposium on Integrated Circuits and Systems Design (SBCCI) (pp. 1–5). IEEE. https://doi.org/10.1109/SBCCI62366.2024.10703983
- Pozo, N., Prócel, L.-M., & Trojman, L. (2024). Design of a gate driver based on E-mode p-GaN HEMTs handling 650V/10A GaN power device. 2024 22nd IEEE Interregional

NEWCAS Conference (NEWCAS) (pp. 333–337). IEEE. https://doi.org/10.1109/NewCAS58973.2024.10666324

- Radhakrishna, U., Imada, T., Palacios, T., & Antoniadis, D. (2014). MIT virtual source
 GaNFET-high voltage (MVSG-HV) model: A physics based compact model for HVGaN HEMTs. Physica Status Solidi (c), 11(3-4), 848–852.
 doi:10.1002/pssc.201300392
- Redwood Coast Energy Authority, Schatz Energy Research Center, Local Government Commission/Civic Spark, & Siskiyou County Economic Development Council. (2017). Electric Vehicle Charger Selection Guide. California Energy Commission.
- Toshiba. (2018). Application Note: MOSFET Gate Drive Circuit. https://toshiba.semiconstorage.com/info/application_note_en_20180726_AKX00068.pdf?did=59460
- Wadhwani, P., Ambekar, A., & Global Market Insight. (2023). Scooters eléctricos: Tamaño del mercado y oportunidades de crecimiento.

https://www.gminsights.com/es/industry-analysis/electric-scooters-market

Yan, D., & Ma, D. B. (2022). A monolithic GaN direct 48V/1V AHB switching power IC with auto-lock auto-break level shifting, self-bootstrapped hybrid gate driving, and on-die temperature sensing. Digest of Technical Papers - IEEE International Solid-State Circuits Conference (pp. 232–234). IEEE. https://doi.org/10.1109/ISSCC42614.2022.9731727