UNIVERSIDAD SAN FRANCISCO DE QUITO USFQ

Colegio de Ciencias e Ingeniería

Un estudio integral de MOSFET con diodos Schottky: análisis estructual y caracterización en Sentaurus TCAD

Esteban Enrique Morales Ulloa. Edwin Steeven Morales Ushiña.

Ingeniería Electrónica

Trabajo de titulación presentado como requisito para la obtención del titulo de Ingeniero Electrónico

Quito, 18 de Mayo de 2023

UNIVERSIDAD SAN FRANCISCO DE QUITO USFQ

Colegio de Ciencias e Ingeniería

HOJA DE CALIFICACIÓN DE TRABAJO DE FIN DE CARRERA

Un estudio integral de MOSFET con diodos Schottky: análisis estructual y caracterización en Sentaurus TCAD

Esteban Enrique Morales Ulloa. Edwin Steeven Morales Ushiña.

Nombre del profesor, Título académico: Luis Miguel Prócel, Ph.D.

Quito, 18 de Mayo de 2023

© Derechos de Autor

Por medio del presente documento certifico que he leído todas las Políticas y Manuales de la Universidad San Francisco de Quito USFQ, incluyendo la Política de Propiedad Intelectual USFQ, y estoy de acuerdo con su contenido, por lo que los derechos de propiedad intelectual del presente trabajo quedan sujetos a lo dispuesto en esas Políticas.

Asimismo, autorizo a la USFQ para que realice la digitalización y publicación de este trabajo en el repositorio virtual, de conformidad a lo dispuesto en el Art. 144 de la Ley Orgánica de Educación Superior del Ecuador.

Nombres y apellidos: Esteban Enrique Morales Ulloa

Código: 00210231

Cédula de Identidad: 1724229529

Lugar y fecha: Quito, 15 de Mayo de 2021

Nombres y apellidos: Edwin Steeven Morales Ushiña

Código: 00132689

Cédula de Identidad: 1722447701

Lugar y fecha: Quito, 18 de Mayo de 2023

ACLARACIÓN PARA PUBLICACIÓN

Nota: El presente trabajo, en su totalidad o cualquiera de sus partes, no debe ser considerado como una publicación, incluso a pesar de estar disponible sin restricciones a través de un repositorio institucional. Esta declaración se alinea con las prácticas y recomendaciones presentadas por el Committee on Publication Ethics COPE descritas por Barbour et al. (2017) Discussion document on best practice for issues around theses publishing, disponible en http://bit.ly/COPETheses.

UNPUBLISHED DOCUMENT

Note: The following capstone project is available through Universidad San Francisco de Quito USFQ institutional repository. Nonetheless, this project – in whole or in part – should not be considered a publication. This statement follows the recommendations presented by the Committee on Publication Ethics COPE described by Barbour et al. (2017) Discussion document on best practice for issues around theses publishing available on http://bit.ly/COPETheses.

Agradecimientos

Agradecemos al Instituo de Micro y Nanoelectrónica (IMNE) por el apoyo brindado, tanto en recursos como en conocimiento, para poder realizar este trabajo investigativo con éxito. A nuestro profesor guía, Luis Miguel Prócel, por todo el apoyo, paciencia y guía a lo largo de este trabajo.

Resumen

En este proyecto se propone la caracterización de un dispositivo Semiconductor de Óxido de Metal (MOS), que tiene compuerta de aluminio, regiones de fuente y drenador de aluminio; así como un electrodo de aluminio debajo del sustrato de silicio. Este dispositivo semiconductor tiene un ángulo de formación natural de 54,7° debido al perfil de dopaje del metal. Esto hace que el silicio en contacto con el metal de la fuente y el drenador cambie y el índice de velocidad de crecimiento de la estructura cristalina sea del tipo 111. Este proyecto consiste en crear la estructura geométrica bidimensional del dispositivo, seguido de la simulación de las curvas de I-V para poder caracterizar el dispositivo.

Palabras clave: TCAD, Sentaurus, Aluminum, Sentaurus Structure Editor, Sentaurus Device, IMNE, INAOE.

Abstract

In this project, the characterization of a Metal Oxide Semiconductor (MOS) device is proposed, which has aluminum gate, source, and drain regions; as well as an aluminum electrode underneath the silicon substrate. This semiconductor device has a natural 54,7° formation angle due to the doping profile of the metal. This causes the silicon in contact with the source and drain metal to change, and the growth rate index of the crystal structure to be of type 111. This project consists of creating the two-dimensional geometric structure of the device, followed by simulating the I-V curves to be able to characterize the device.

Keywords: TCAD, Sentaurus, Aluminum, Sentaurus Structure Editor, Sentaurus Device, IMNE, INAOE.

Índice general

1.	Introducción		10
	1.1. Introducción		10
2.	Ajustes y resultados del TCAD		13
	2.1. Modelo tomado y ajustes		13
	2.2. Sentaurus Structure Editor		14
	2.3. Sentaurus Device		17
3.	Resultados		19
Co	onclusiones		21
Bi	Bibliografia		

Índice de figuras

1.1.	Modelo primitivo	11
2.1.	Especificaciones de la estructura.	14
2.2.	Primera estructura creada	15
2.3.	Estructura final	16
2.4.	Estructura del canal	16
2.5.	Capa de Si111	16
2.6.	Mesh en la interfaz	17
2.7.	Curva I_D vs V_{GS}	18
3.1.	Curvas obtenidas con Si	19
3.2	Curvas obtenidas con Si111	20

Capítulo 1

Introducción

1.1. Introducción

El hallazgo del transistor sucedió hace más de setenta y cinco años atrás en un cuarto piso de los laboratorios Bell en Murray Hill, siendo un momento histórico en el desarrollo tecnológico para la humanidad. Tal como describe Brinkman el acontecimiento Bardeen y Brattain lo que realizaron no fue una invención más bien fue un descubrimiento [1], ellos investigaban los estados superficiales y como reducirlos para que años después todo comience a tener un rumbo a la actualidad que conocemos. El transistor, su proceso de creación inicio con la formación de un grupo dedicado a dispositivos de estado sólido, como lo describe Brinkman, Mervin Kelly en los laboratorio Bell junto a Shockley, Ohl y Scaff para realizar dicho trabajo [1], entre otros participantes comprendiendo que los tubos de vacío no serían la respuesta para el futuro de la electrónica, en ese tiempo varios otros ingenieros de otros laboratorios pensaban lo mismo. En 1940, Ohl comprende la creación de cristales individuales de Silicio formando Silicio tipo p o tipo n, con esta notación en la actualidad muestra el lado positio o negativo. Tiempo después Ohl logro crear una muestra la cual tenía las dos regiones arriba tipo p, abajo tipo n, solo con apuntar luz al dispositivo se obtenía un voltaje. Para final de la segunda guerra mundial, Mervin Kelly crea un nuevo equipo con nuevos nombres como Bill Shockley y Stanley Morgan incluyendo a "Walter Brattain, John Bardeen, John Pearson, Bert Moore, and Robert Gibney"[1], con este grupo se realizaron decisiones importantes como el solo trabajar con dos materiales: silicio y germanio. Además de empezar el trabajo con dispositivos de efecto de campo.

Para el año 1947 el grupo logro crear un transistor funcional, que en los siguientes dos meses entre noviembre y diciembre fueron mejorando para finalmente presentarlo en New York, dicho evento paso desapercibido por los medios de comunicación, además el ejercito estuvo muy cerca de clasificar este invento. El trabajo realizado fue estudiando un diodo tipo Schottky, según Rivera explica que son dispositivos que tienen caída de voltaje directa muy corta, desde 0.3 V o menor, son capaces de trabajar a altas velocidades, se usan en fuentes de potencia, circuitos con frecuencias altas y en área de sistemas digitales. El problema que tienen este tiene poca conducción de corriente y esto no le permite trabajar como un diodo rectificador[4]

Para el desarrollo de este trabajo fue fundamente el uso del software SEN-TAURUS siendo un poderoso multidimensional simulador de dispositivos desde sus características eléctrica, térmica y óptica de semiconductores basados principalmente en Silicio. Con esta herramienta se simulo la curva característica I-V del transistor antes mencionado junto con los diversos materiales involucrados, dimensiones del dispositivo de acuerdo con los desafíos encontrados para llegar a obtener los resultados[5]

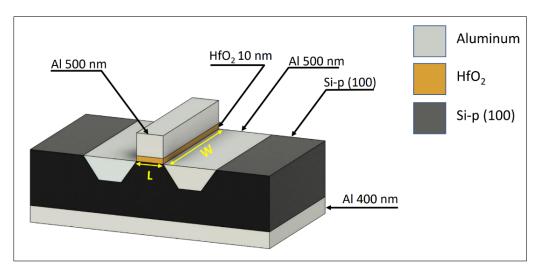


Figura 1.1: Modelo primitivo.

EL Instituto de Micro y Nanoelectrónica de la Universidad San Francisco (IM-NE) junto con el Instituto Nacional de Astrofísica, Óptica y Electrónica de México (INAOE) realizan una investigación conjuntamente, donde el INAOE comparte las dimensiones, datos, curvas y figuras de ciertos dispositivos creados por ellos para que el IMNE sea capaz de caracterizar estos dispositivos que, por el momento solo

poseen curvas experimentales, mas no teóricas. Este trabajo introduce al lector a lo que es una aproximación de lo que será la caracterización de un dispositivo semiconductor, mediante el uso de software de simulación TCAD; demostrando de esta manera, la capacidad de la universidad y del país dentro del campo de la electrónica de semiconductores. Esto se da gracias a la colaboración internacional entre el INAOE y el IMNE. En la siguiente figura Fig. 1.1, se puede observar un modelo referencial del transistor que se pretende caracterizar en este trabajo de titulación. Este modelo será expuesto más adelante en la sección respectiva a las modificaciones de este modelo primitivo de transistor[7].

La siguiente sección de este trabajo se dividirá en tres partes, primero se analizará el modelo entregado por el INAOE y los ajustes que se realizaron para poder obtener la estructura y poder simularlo; en segundo lugar, se analizará la estructura geométrica que se realizó a partir del modelo y modificaciones de la sección anterior. Y finalmente se analizarán las curvas obtenidas a través de SDevice y que pretenden parecerse a las proporcionadas en la primera parte.

Capítulo 2

Ajustes y resultados del TCAD

A continuación se expondrán los pasos y decisiones que se tomaron para poder llegar a los resultados de este trabajo, tales como que modelo fue tomado, las modificaciones al modelo, la estructura geométrica, las dimensiones de esta y los parámetros que se tomaron en el código de SDevice para obtener finalmente las curvas características del dispositivo.

2.1. Modelo tomado y ajustes

El INAOE proporcionó al IMNE una serie de modelos de transistores que se basan en Fig. 1.1. Básicamente cada uno de los modelos varían en length, width, el traslape y otros parámetros que se notan más a nivel de layout del transistor, pero la idea principal del modelo es que tiene un substrato de Silicio de $280\mu m$ de espesor, un electrodo de aluminio por debajo del substrato de 400nm de espesor. Los reservorios que actúan como source y drain están hechos de aluminio y tienen un espesor de 500nm, de igual manera que el gate; el material aislante entre el gate y el substrato es HfO_2 , el cual tiene un espesor de 10nm.

La peculiaridad de este dispositivo semiconductor es que no tiene presente un gate de Silicio policristalino, sino, tiene un gate de aluminio, por lo que es parte de la tendencia de los nuevos transistores MOS (Metal Oxide Semiconductor). Además de esto, al grabar las capas de aluminio del source y drain, se crea de forma natural un ángulo de 54,7°, además de crear capas de Silicio tipo 111, en

las regiones inclinadas de los reservorios, tal como se puede apreciar en Fig. 2.1.

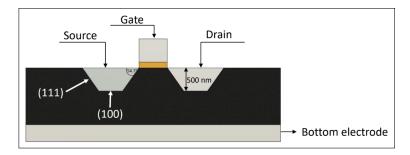


Figura 2.1: Especificaciones de la estructura.

La peculiaridad de este dispositivo semiconductor es que no tiene presente un gate de Silicio policristalino, sino, tiene un gate de aluminio, por lo que es parte de la tendencia de los nuevos transistores MOS (Metal Oxide Semiconductor). Además de esto, al grabar las capas de aluminio del source y drain, se crea de forma natural un ángulo de 54,7°, además de crear capas de Silicio tipo 111, en las regiones inclinadas de los reservorios, tal como se puede apreciar en Fig. 2.1.

Para poder realizar una simulación del modelo, se requería un traslape del source y del drain, ya que sin esto no se podría formar el canal[6], por este motivo se decidió crear un traslape de $1,3\mu m$ dentro de la longitud del canal. Adicionalmente, se vio la necesidad de crear capas, con herramientas de dibujo poligonales, de Silicio tipo 111, ya que no había manera de simular una generación natural de estas capas. Posteriormente, se decidió remover la mitad del espesor del substrato, es decir, cambiar su espesor a $140\mu m$. Esta es la lista de todos los cambios realizados al modelo original[7], y con estas especificaciones se logró obtener las curvas I-V del dispositivo.

2.2. Sentaurus Structure Editor

En esta subsección se discurtirá sobre el modelo de la estructura en dos dimensiones que se creó en la herramienta Sentaurus Structure Editor, la cual permitió replicar un modelo con las configuraciones discutidas previamente.

En Fig. 2.2, se puede observar la primera versión de la estructura creada para simular el dispositivo. En esta estructura se puede observar claramente el gran

espesor del dispositivo, esta fue la primera versión creada, en la que aún se conservaba su espesor original de $280\mu m$. En color rosado se observa todo el substrato de Silicio 100. Además, se puede apreciar en color rojo el contacto del bulk, en verde el contacto del gate, en amarillo el contacto del drain y en blanco el contacto del source.

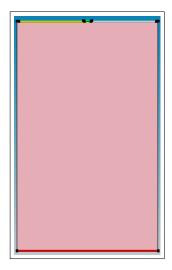


Figura 2.2: Primera estructura creada.

En Fig. 2.3, se puede observar que el espesor del substrato ha sido reducido a la mitad, es decir, posee un espesor de tan solo $140\mu m$, además en Fig. 2.4 se puede observar la estructura de los reservorios junto con el gate y la capa aislante de HfO₂. Donde se puede apreciar claramente la forma peculiar de los reservorios donde se forma el ángulo de $54,7^{\circ}$ que era requerido para la simulación. Además se puede observar la delgada capa de Silicio tipo 111 que fue agregada a los costados, esta puede ser mejor apreciada en Fig. 2.4. Por último, en Fig. 2.5 se puede observar la delgada capa de 2nm de ancho que fue agregada a los extremos de los reservorios con finalidad de emular las capas de formación natural en el dispositivo.



Figura 2.3: Estructura final.

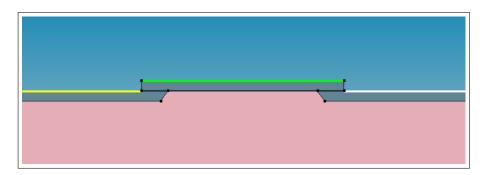


Figura 2.4: Estructura del canal.

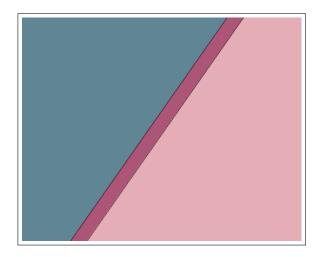


Figura 2.5: Capa de Si111.

Con respecto a la formación de la mesh , para la adecuada simulación del canal

del dispositivo, se generó utilizando dos métodos[6]. Primero se eligió un área general, en forma de rectángulo, abarcando $2\mu m$ más de ancho y largo del dispositivo. Luego se hizo un refinamiento de esta mesh, en el cual se especificó el número de puntos en sentido horizontal y vertical por regiones. La mesh final se puede observar en Fig. 2.6. Aquí se puede observar, claramente cómo se forma la mesh a lo largo de la interfaz del dispositivo.

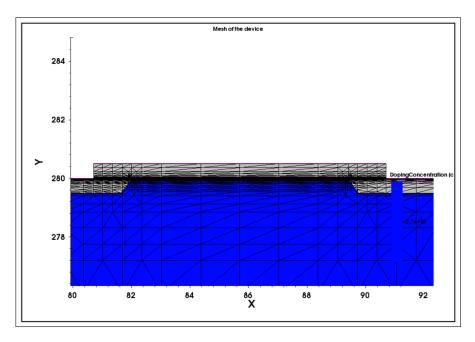


Figura 2.6: Mesh en la interfaz.

2.3. Sentaurus Device

En esta subsección se discutirá sobre los pasos tomados para realizar las simulaciones y obtención de las curvas características del dispositivo. Además de ciertas dificultadas encontradas durante el proceso.

Para realizar las simulaciones pertinentes de este dispositivo, se utilizó un código de comandos basándose en el manual de Sentaurus Devince[5]. En este se definen todos los parámetros físicos del dispositivo, como los contactos, la movilidad de los electrones y huecos, la recombinación existente, los efectos de segundo orden, entre otros. También se define los algoritmos matemáticos que se utilizan para resolver los métodos numéricos, y los gráficos que se requieren. En este caso, se simuló para

2.56-06 26-06

obtener la curva de I_D vs $V_{GS},$ la cual se muestra en Fig. 2.7.

Figura 2.7: Curva I_D vs V_{GS} .

Aquí se presentó un inconveniente, ya que la versión actual de Sentaurus Device[5], no posee los parámetros de simulación para el Silicio tipo 111, por lo que al correr la simulación arrojaba errores. Para solucionar este problema se realizó una simulación con Silicio, y luego se trató de obtener los parámetros faltantes del Silicio 111. Algunos parámetros fueron obtenidos, sin embargo, no todos fueron hallados.

Capítulo 3

Resultados

Con las curvas obtenidas en la tercera parte de la sección previa, se obtuvo los datos de esta curva y se obtuvo los datos de la curva del dispositivo primitivo proporcionado por el INAOE, uniendo ambas curvas en MATLAB se otuvo la gráfica de Fig. 3.1. En esta curva se puede ver que no coincide en su totalidad con la curva experimental, sin embargo, el error es muy bajo, se encuentra en el orden de los microampérios. La principal razón para que la curva experimental y la teórica no coincidan en su totalidad, es que la curva experimental, se refiere al modelo primitivo proporcionado por el INAOE, más no al dispositivo planteado en este trabajo (véase Fig. 2.4). El modelo final, posee la mitad del espesor del substrato, un traslape de $1.3\mu m$, y se removió el Silicio 111.

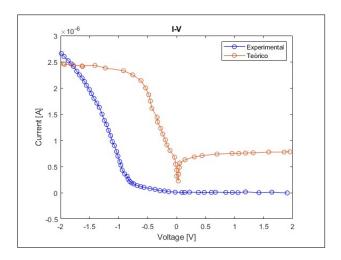


Figura 3.1: Curvas obtenidas con Si.

Como se mencionó en la sección anterior, la herramienta Sentaurus Device no posee parámetros físicos para el Silicio 111, por lo que se procedió a realizar una investigación bibliográfica de estos parámetros. Se logró conseguir ciertos parámetros del Silicio 111, cómo la constante de permitividad, la energía de bandgap, y algunas constantes para calcular los coeficientes de Auger, sin embargo, al no poseer todos los parámetros los resultados no variaron tanto del la curva obtenida anteriormente, esta curva se puede observar en Fig. 3.2

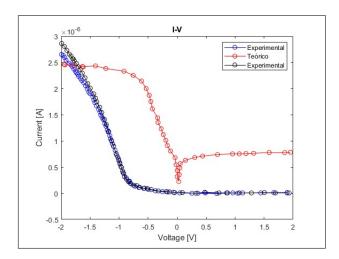


Figura 3.2: Curvas obtenidas con Si111.

Conclusiones y trabajo a futuro

En conclusión se obtuvo una curva bastante parecida a la curva experimental proporcionada, sin embargo, como ya fue explicado previamente la curva no se acopla en su totalidad a la curva experimental, debido a que no son los mismos dispositivos. Por otro lado, en relación a los parámetros físicos del Silicio tipo 111, se recomienda realizar una investigación bibliográfica profunda para poder hallar todos estos parámetros que faltan dentro de la herramienta Sentaurus Device[5]. Sin embargo, con la breve investigación bibliográfica que se realizó para la parte final de este trabajo, se aporta con la siguiente literatura que puede resultar útil para trabajos futuros.

En el trabajo "Modelling and Calculation of Silicon Conduction Band Structure and Parameters with Arbitrary Uniaxial Stress" [8], se propone un modelo matemático en el cual se puede calcular la masa efectiva de la densidad de estados de los electrones y huecos del Silicio. En "Structural, electronic, and effective-mass properties of silicon and zinc-blende group-III nitride semiconductor compounds" [2], se da una noción de la energía de banda prohibída; y por último, en el trabajo "Differences in Auger electron spectroscopy and x-ray photoelectron spectroscopy results on the bonding states of oxygen with β – SiC(100) surfaces" [3] se habla sobre los coeficientes de recombinación Auger y se da una idea sobre este tipo recombinación. Si se realiza una investigación más a fondo, es posible encontrar los parámetros o si se dificulta mucho, se podría realizar un estudio para encontrar una manera para obtenerlos. Sin embargo, es muy probable que Synopsy actualicé sus librerías de parámetros y agregue los materiales faltantes.

Bibliografía

- [1] Brinkman, W., Haggan, D., and Troutman, W.(1997). A history of the invention of the transistor and where it will lead us. IEEE Journal of Solid-State Circuits, 32(12):1858–1865.
- [2] L, E, R., L, K, T. L. M. R. S., J, L, P. C., and A, L, R. (2000).Structural, electronic, and effective-mass properties of silicon and zinc-blende group-iii nitride semiconductor compounds. American Physical Society, 63, doi:10.1103/PhysRevB.63.165210. https://journals.aps.org/prb/abstract/10.1103/PhysRevB.63.165210
- [3] Mizokawa, Y., Nakanishi, S., Komoda, O., Miyase,S., Shen Diang, H., Chang-Heng, W., Li, N., and Jiang, C. (1990). Differences in auger electron spectroscopy and x-ray photoelectron spectroscopy results on the bonding states of oxygen with -sic(100) surfaces. Journal of Applied Physic, 67. doi:10.1063/1.345301. https://pubs.aip.org/aip/jap/article/67/1/264/18331/Differences-in-Auger-electron-spectroscopy-and-x
- [4] Rivera Abaúnza, L. (n/f). El diodo schottky o diodo de barrera. IEEE
- [5] Synopsys (2022a). Sentaurus[™] Device User Guide. SYNOPSYS
- [6] Synopsys (2022b). Sentaurus[™] Structure Editor User Guide. SYNOPSYS.
- [7] Vazquez Jimenez, A. and Molina Reyes, J. (2022). Sb-mosfet 3d schematics and parameters.
- [8] Wang, G., Yu, M., and Zhou, C. (2018). Modelling and calculation of silicon conduction band structure and parameters with arbitrary uniaxial stress. Journal of Applied Mathematics and Physics, 6.4